



(19)

(11) Publication number: **2000150303 A**

Generated Document.

**PATENT ABSTRACTS OF JAPAN**(21) Application number: **10324695**(51) Intl. Cl.: **H01G 4/40 H01F 27/00 H01F 41/04**(22) Application date: **16.11.98**

(30) Priority:

(43) Date of application  
publication: **30.05.00**(84) Designated contracting  
states:(71) Applicant: **MATSUSHITA ELECTRIC IND CO  
LTD**(72) Inventor: **TABUCHI TOSHIHIDE  
MIZUNO MASAYUKI  
HAYAMA MASAOKI  
HASHIMOTO AKIRA  
MIURA KAZUHIRO  
YAMADA TERUMITSU**

(74) Representative:

**(54) MANUFACTURE OF  
SOLID-STATE COMPOSITE  
PART**

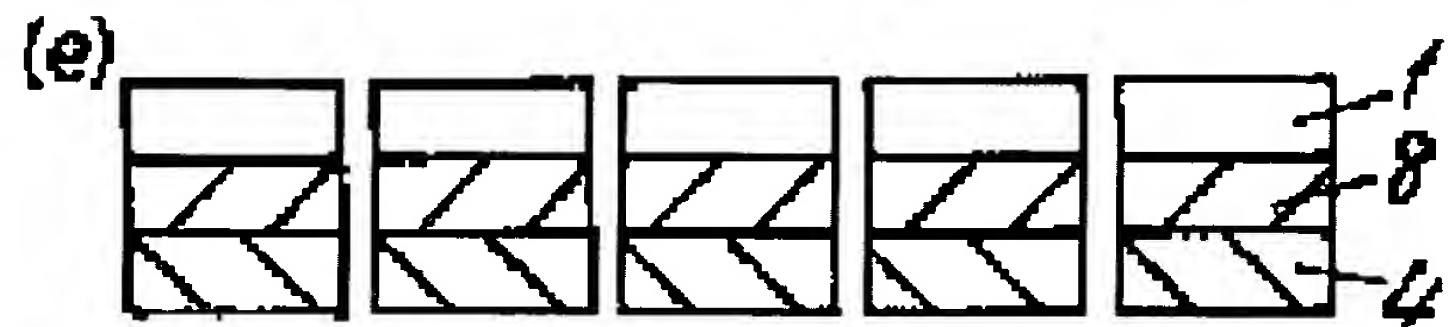
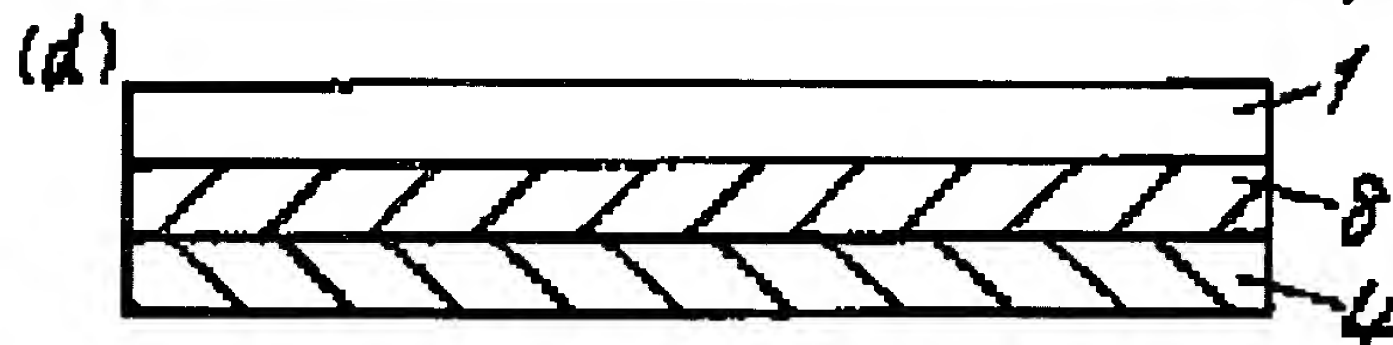
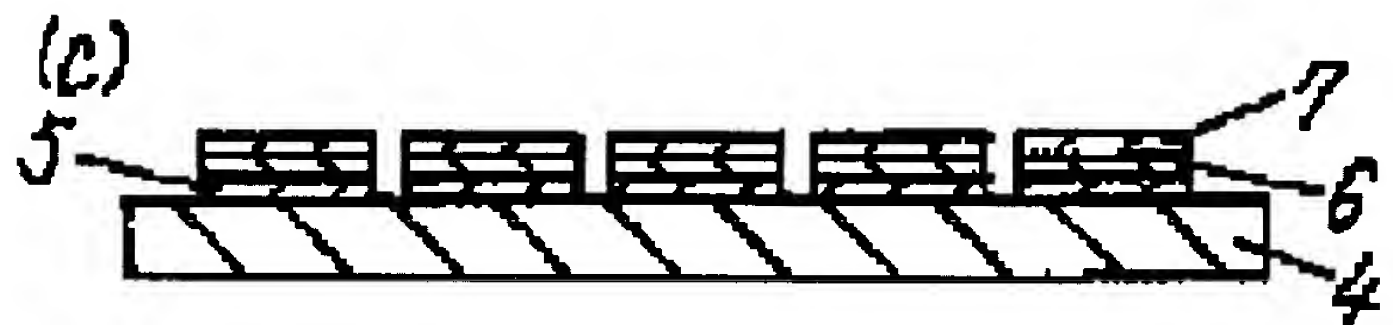
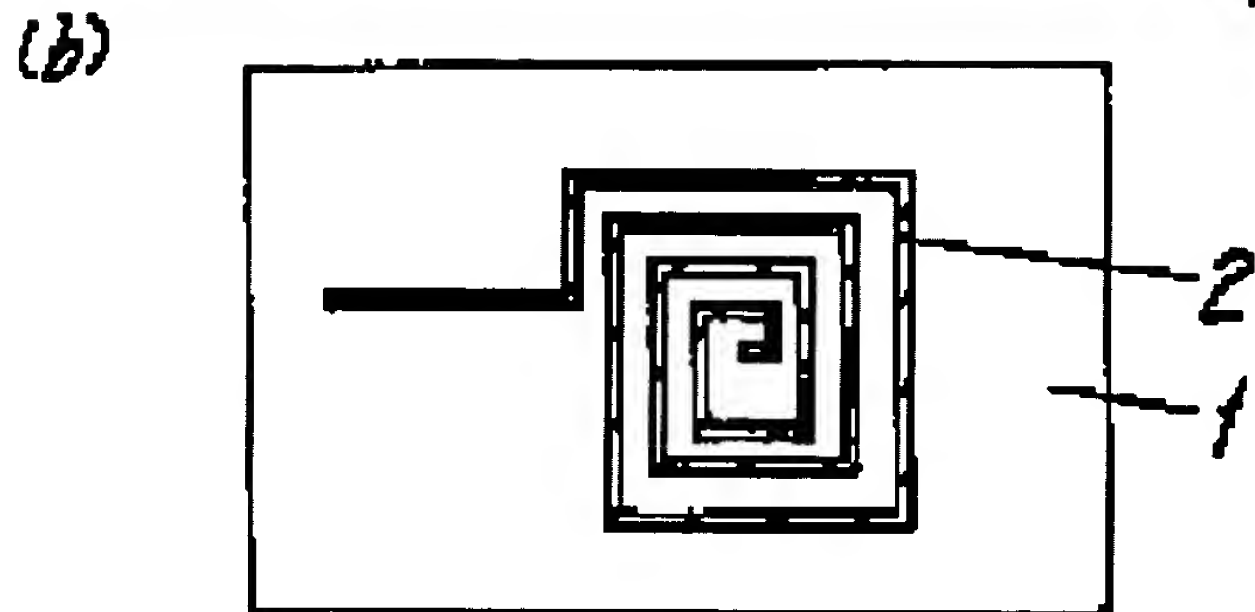
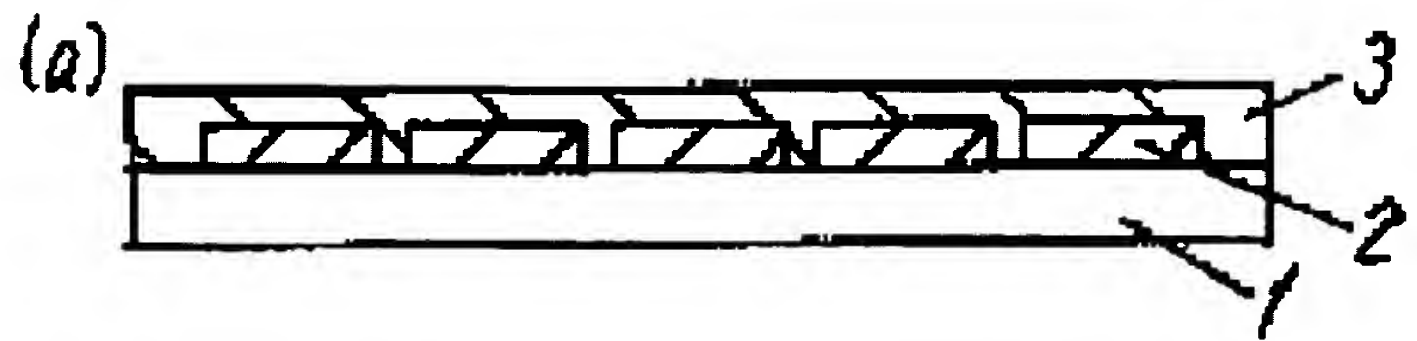
(57) Abstract:

**PROBLEM TO BE SOLVED:** To realize a manufacturing method of a small-sized solid-state composite part excellent in dimensional precision and reliability.

**SOLUTION:** A first unbaked ceramic substrate and a second unbaked ceramic substrate are baked, and a first ceramic substrate 1 and a second ceramic substrate 4 are formed. An inductor electrode 2 as an inductor conductor pattern layer is formed on the first substrate 1. A ferrite layer 3 as a magnetic paste layer is formed on the electrode 2, and an inductor layer is formed. A capacitor layer composed of a capacitor lower electrode 5, a capacitor upper

electrode 7 and a dielectric layer 6 is formed as a capacitor conductor pattern layer on the second substrate 4. An adhesive glass layer 8 as a glass paste layer is spread on at least one out of the first and second ceramic substrates. The substrates are laminated and a laminate is formed. A baked body is formed by baking the laminate, and outer electrodes are formed on the baked body.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-150303

(P2000-150303A)

(43) 公開日 平成12年5月30日 (2000.5.30)

(51) Int.Cl.

識別記号

F I

テマコード (参考)

H 0 1 G 4/40

H 0 1 G 4/40

3 2 1 A 5 E 0 6 2

H 0 1 F 27/00

H 0 1 F 41/04

C 5 E 0 7 0

41/04

15/00

D 5 E 0 8 2

審査請求 有 請求項の数20 O L (全 11 頁)

(21) 出願番号

特願平10-324695

(22) 出願日

平成10年11月16日 (1998. 11. 16)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 田淵 利英

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 水野 雅之

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

最終頁に続く

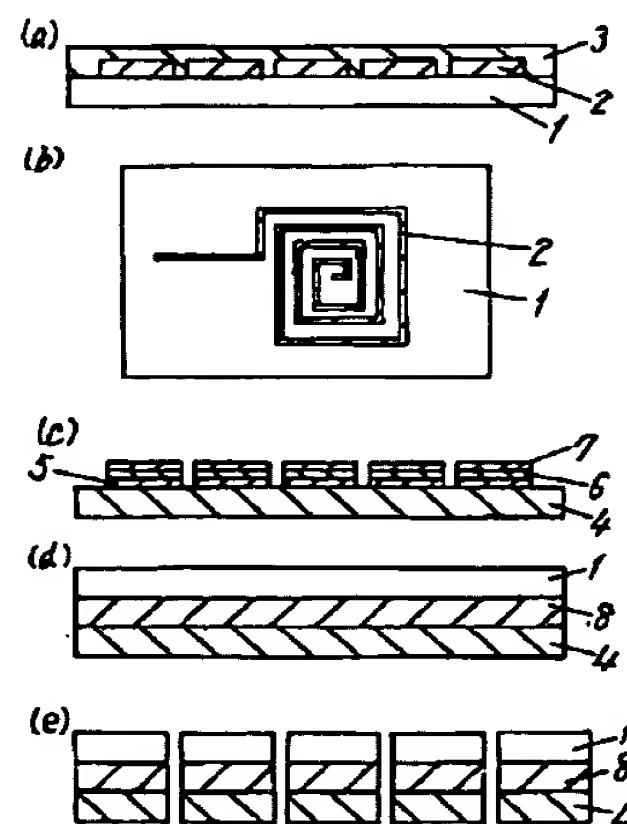
(54) 【発明の名称】 固体複合部品の製造方法

(57) 【要約】

【課題】 寸法精度がよく、かつ信頼性が高い小型化の固体複合部品の製造方法を提供することを目的とする。

【解決手段】 第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して、第1のセラミック基板1および第2のセラミック基板4を形成し、この第1のセラミック基板1上には、インダクタ導体パターン層として、インダクタ電極2を形成し、その上に磁性ペースト層としてフェライト層3を形成して、インダクタ層を設け、第2のセラミック基板4上には、コンデンサ導体パターン層として、コンデンサ下部電極5、コンデンサ上部電極7、および誘電体層6からなるコンデンサ層を設け、第1、第2のセラミック基板の少なくとも一方にガラスペースト層として接着ガラス層8を塗布し、互いに張り合わせて張合体を形成し、この張合体を焼成して焼成体を形成し、この焼成体に外部電極を形成する。

1 第1のセラミック基板 5 コンデンサ下部電極  
2 インダクタ電極 6 誘電体層  
3 フェライト層 7 コンデンサ上部電極  
4 第2のセラミック基板 8 接着ガラス層



## 【特許請求の範囲】

【請求項1】 第1のセラミック基板の一面上にインダクタ導体パターン層を形成するとともに、前記インダクタ導体パターン層上に磁性ペースト層を形成してインダクタ層を有した第1の基板を形成する第1工程と、第2のセラミック基板の一面上に誘電体層を介在したコンデンサ導体パターン層を形成してコンデンサ層を有した第2の基板を形成する第2工程と、前記第1の基板の一面側または前記第2の基板の一面側の少なくとも一方に、ガラスペースト層を形成するとともに、前記第1の基板および前記第2の基板を前記ガラスペースト層を介して互いに張り合わせて張合体を形成する第3工程と、前記張合体を焼成して焼成体を形成する第4工程と、前記焼成体に外部電極を形成する第5工程とを備え、前記第1工程前に、第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して第1のセラミック基板および第2のセラミック基板を形成する工程を設けた固体複合部品の製造方法。

【請求項2】 第1工程の、インダクタ導体パターン層は、可撓性樹脂基板からなる凹版の表面に設けたパターン溝に導電性ペーストを充填し乾燥する工程と、前記凹版と第1のセラミック基板の一面とを加熱および加圧しながら張り合わせる工程と、前記凹版を前記第1のセラミック基板から剥離して前記導電性ペーストを前記第1のセラミック基板上に転写する工程と、前記第1のセラミック基板を焼成する工程とを有する請求項1記載の固体複合部品の製造方法。

【請求項3】 第2の工程において、第2のセラミック基板とコンデンサ層との間にガラスペースト層の中間層を形成する工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項4】 ガラスペースト層の材質を、ホウ珪酸、ホウ珪酸鉛、ホウ珪酸カルシウム、ホウ珪酸アルミニウム、ホウ珪酸チタンのいずれか一つ、またはその混合物、またはその化合物からなるガラスフリットを有した材質とした請求項3記載の固体複合部品の製造方法。

【請求項5】 第3工程において、ガラスペースト層を形成した後に脱バインダする工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項6】 第4工程前に、第2のセラミック基板に複数の貫通孔を形成するとともに、前記貫通孔に銀電極を形成する工程を設け、第4工程後に焼成体を個片に分割し前記銀電極が側面に表出するように焼成個片体を形成する工程を設け、第5工程において前記銀電極で外部電極に形成する工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項7】 第4工程後に、焼成体を個片に分割し焼成個片体を形成する工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項8】 第4工程後に、第1のセラミック基板ま

または第2のセラミック基板の少なくとも一方を研削し、第1のセラミック基板または第2のセラミック基板の少なくとも一方の基板厚を薄くする工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項9】 第1のセラミック基板および第2のセラミック基板は、熱膨張係数を互いに同等にした請求項1記載の固体複合部品の製造方法。

【請求項10】 第1のセラミック基板の材質をフェライトを有した材質とし、第2のセラミック基板の材質をフォルステライトを有した材質とした請求項9記載の固体複合部品の製造方法。

【請求項11】 コンデンサ導体パターン層の面積を誘電体層の面積よりも大きくした請求項1記載の固体複合部品の製造方法。

【請求項12】 コンデンサ導体パターン層の材質を、ホウ珪酸、ホウ珪酸鉛、ホウ珪酸カルシウム、ホウ珪酸アルミニウム、ホウ珪酸チタンのいずれか一つ、またはその混合物、またはその化合物からなるガラスフリットを有した材質とした請求項1記載の固体複合部品の製造方法。

【請求項13】 インダクタ導体パターン層を複数層形成する工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項14】 インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部を有し、前記渦巻状導体部の前記線状導体は、導体幅に対する導体厚比を0.3を越えるようにした請求項1記載の固体複合部品の製造方法。

【請求項15】 インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部を少なくとも2個有し、隣接する前記渦巻状導体部間線上に、非磁性材料を形成する工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項16】 インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部を少なくとも2個有し、隣接する前記渦巻状導体部間線上に、非磁性材料を形成するとともに、前記渦巻状導体部間線上の第1のセラミック基板に溝を形成し、前記溝にも前記非磁性材料を形成する工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項17】 インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部と、線状導体をリング状にしたリング状導体部とを有し、前記渦巻状導体部の外側に前記リング状導体部を形成する工程を設けた請求項1記載の固体複合部品の製造方法。

【請求項18】 インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部と、線状導体をリング状にしたリング状導体部とを有し、前記渦巻状導体部の外側に前記リング状導体部を形成するとともに、前記リング状導体部を磁性ペースト層中に形成する工程を設けた

10

20

30

40

50

請求項1記載の固体複合部品の製造方法。

【請求項19】 リング状導体部をアース接続する工程を設けた請求項17記載の固体複合部品の製造方法。

【請求項20】 渦巻状導体部とリング状導体部とを同時に同一平面上に形成する工程を設けた請求項17記載の固体複合部品の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、インダクタ、キャパシタ等が複合したチップ型の固体複合部品の製造方法 10 に関するものである。

【0002】

【従来の技術】近年、半導体LSI、チップ部品等は小型、軽量化が進んでおり、この中で高周波関連の磁気デバイスでも小型化の要求があり、厚膜の誘電体を使用したコンデンサの小型化の要求が多くなり、1つのデバイスの中に誘電体とインダクタを一体化にして小型にする方法などが開発されてきている。

【0003】小型化を図ったコンデンサ形成方法では、特公平2-54647号公報において、非磁性絶縁体層とコンデンサ用電極導体とを交互積層し、その上に更に 20 同じ材質の非磁性絶縁体層とコイル用導体とを交互積層し、これらを一体焼成してインダクタとコンデンサを複合化して小型化を図る方法が紹介されている。またより簡便な固体複合部品の製造方法として、特開昭57-193019号公報に開示されているように、磁性体シートと、誘電体シートを焼成し、中間層で貼り合わせ一体化するという方法が紹介されている。

【0004】

【発明が解決しようとする課題】上記従来の方法では、インダクタとコンデンサを一体焼成するには、磁性体シートと、誘電体シート共に、低温焼結材を使用する必要があり、特性向上を図りにくい。また、磁性体シートと、誘電体シートの熱膨張係数の違いから、焼成時において収縮率が異なり、寸法精度の向上も図りにくいという問題点を有していた。

【0005】本発明は上記問題点を解決し、特性向上および寸法精度の向上を図った固体複合部品の製造方法を提供することを目的としている。

【0006】

【課題を解決するための手段】上記問題点を解決するために本発明は、第1のセラミック基板の一面上に、インダクタ導体パターン層を形成するとともに、前記インダクタ導体パターン層上に磁性ペースト層を形成して、インダクタ層を有した第1の基板を形成する第1工程と、第2のセラミック基板の一面上に誘電体層を介在したコンデンサ導体パターン層を形成して、コンデンサ層を有した第2の基板を形成する第2工程と、前記第1の基板の一面側または前記第2の基板の一面側の少なくとも一方に、ガラスペースト層を形成するとともに、前記第1 50

の基板および前記第2の基板を前記ガラスペースト層を介して互いに張り合わせて張合体を形成する第3工程と、前記張合体を焼成して、焼成体を形成する第4工程と、前記焼成体に外部電極を形成する第5工程とを備え、前記第1工程前に、第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して、第1のセラミック基板および第2のセラミック基板を形成する工程を設けた製造方法である。

【0007】上記製造方法により、インダクタ層およびコンデンサ層はセラミック基板上に形成するので、特性向上を図ることができる。

【0008】さらに、第1のセラミック基板および第2のセラミック基板は、未焼成のセラミック基板である第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して形成しているので、張合体を焼成して焼成体を形成する際に、第1のセラミック基板および第2のセラミック基板が、全体的に熱収縮することがない。これにより、第1、第2のセラミック基板上に形成したインダクタ層およびコンデンサ層が、第1、第2のセラミック基板の収縮に合わせて、収縮してしまうことなく、寸法精度を向上させることができるとともに、後工程等において、寸法を調整する必要もなく、製造工程を簡略化することもできる。

【0009】

【発明の実施の形態】本発明の請求項1記載の発明は、第1のセラミック基板の一面上に、インダクタ導体パターン層を形成するとともに、前記インダクタ導体パターン層上に磁性ペースト層を形成して、インダクタ層を有した第1の基板を形成する第1工程と、第2のセラミック基板の一面上に誘電体層を介在したコンデンサ導体パターン層を形成して、コンデンサ層を有した第2の基板を形成する第2工程と、前記第1の基板の一面側または前記第2の基板の一面側の少なくとも一方に、ガラスペースト層を形成するとともに、前記第1の基板および前記第2の基板を前記ガラスペースト層を介して互いに張り合わせて張合体を形成する第3工程と、前記張合体を焼成して、焼成体を形成する第4工程と、前記焼成体に外部電極を形成する第5工程とを備え、前記第1工程前に、第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して、第1のセラミック基板および第2のセラミック基板を形成する工程を設けた製造方法である。

【0010】上記製造方法により、インダクタ層およびコンデンサ層はセラミック基板上に形成するので、特性向上を図ることができる。

【0011】さらに、第1のセラミック基板および第2のセラミック基板は、未焼成のセラミック基板である第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して形成しているので、張合体を焼成して焼成体を形成する際に、第1のセラミック基板および第



2のセラミック基板が、全体的に熱収縮することがない。これにより、第1、第2のセラミック基板上に形成したインダクタ層およびコンデンサ層が、第1、第2のセラミック基板の収縮に合わせて、収縮してしまうことがなく、寸法精度を向上させることができるとともに、後工程等において、寸法を調整する必要もなく、製造工程を簡略化することもできる。

【0012】本発明の請求項2記載の発明は、請求項1記載の発明において、第1工程は、インダクタ導体パターン層は、可撓性樹脂基板からなる凹版の表面に設けたパターン溝に、導電性ペーストを充填し乾燥する工程と、前記凹版と第1のセラミック基板の一面とを、加熱および加圧しながら張り合わせる工程と、前記凹版を前記第1のセラミック基板から剥離して、前記導電性ペーストを前記第1のセラミック基板上に転写する工程と、前記第1のセラミック基板を焼成する工程とを有して形成した製造方法である。

【0013】上記製造方法により、パターン形状の良、ファインな配線で、かつ膜厚の厚いインダクタ導体パターン層を形成することができる。

【0014】本発明の請求項3記載の発明は、請求項1記載の発明の第2の工程において、第2のセラミック基板とコンデンサ層との間にガラスペースト層の中間層を形成する工程を設けた製造方法である。

【0015】上記製造方法により、第2のセラミック基板とコンデンサ層との間にガラスペースト層の中間層を形成しているので、コンデンサ層への第2の基板からの影響を抑制することができる。

【0016】本発明の請求項4記載の発明は、請求項3記載の発明において、ガラスペースト層の材質を、ホウ珪酸、ホウ珪酸鉛、ホウ珪酸カルシウム、ホウ珪酸アルミニウム、ホウ珪酸チタンのいずれか一つ、またはその混合物、またはその化合物からなるガラスフリットを有した材質とした製造方法である。

【0017】上記製造方法により、コンデンサ層への第2のセラミック基板からの影響を抑制することができる。

【0018】本発明の請求項5記載の発明は、請求項1記載の発明において、第3工程において、ガラスペースト層を形成した後に、脱バインダする工程を設けた請求項1記載の固体複合部品の製造方法である。

【0019】上記製造方法により、ガラスペースト層を形成した後に、脱バインダする工程を設けているので、ボイドが発生せず、信頼性を向上させることができる。

【0020】本発明の請求項6記載の発明は、請求項1記載の発明において、第4工程前に、第2のセラミック基板に複数の貫通孔を形成するとともに、前記貫通孔に銀電極を形成する工程を設け、第4工程後に、焼成体を個片に分割し、前記銀電極が側面に表出するように、焼成個片体を形成する工程を設け、第5工程において、

前記銀電極により外部電極に形成する工程を設けた製造方法である。

【0021】上記製造方法により、第2のセラミック基板に貫通孔を形成するので、張合体の焼成時に、ガラスペースト層の中間層から発生するガスが貫通孔から抜けるので、細かいボイドも発生せず、信頼性を非常に向上させることができる。

【0022】本発明の請求項7記載の発明は、請求項1記載の発明において、第4工程後に、焼成体を個片に分割し、焼成個片体を形成する工程を設けた製造方法である。

【0023】上記製造方法により、大量生産を効率よくすることができる。本発明の請求項8記載の発明は、請求項1記載の発明において、第4工程後に、第1のセラミック基板または第2のセラミック基板の少なくとも一方を研削し、第1のセラミック基板または第2のセラミック基板の少なくとも一方の基板厚を薄くする工程を設けた製造方法である。

【0024】上記製造方法により、薄型化を図ることができる。本発明の請求項9記載の発明は、請求項1記載の発明において、第1のセラミック基板および第2のセラミック基板は、熱膨張係数を互いに同等にした製造方法である。

【0025】上記製造方法により、第1のセラミック基板および第2のセラミック基板の熱膨張係数を互いに同等にしているので、張合体の焼成時における第1、第2のセラミック基板の膨張率が等しくなるので、歪み等が生じず、寸法精度を向上させることができる。

【0026】本発明の請求項10記載の発明は、請求項9記載の発明において、第1のセラミック基板の材質をフェライトを有した材質とし、第2のセラミック基板の材質をフォスフェライトを有した材質とした製造方法である。

【0027】上記製造方法により、良好な性能を得ることができる。本発明の請求項11記載の発明は、請求項1記載の発明において、コンデンサ導体パターン層の面積を誘電体層の面積よりも大きくした製造方法である。

【0028】上記製造方法により、コンデンサ層への第2のセラミック基板、ガラスペースト層の中間層からの影響を抑制することができる。

【0029】本発明の請求項12記載の発明は、請求項1記載の発明において、コンデンサ導体パターン層の材質を、ホウ珪酸、ホウ珪酸鉛、ホウ珪酸カルシウム、ホウ珪酸アルミニウム、ホウ珪酸チタンのいずれか一つ、またはその混合物、またはその化合物からなるガラスフリットを有した材質とした製造方法である。

【0030】上記製造方法により、コンデンサ導体パターン層の誘電体への影響を抑制することができる。

【0031】本発明の請求項13記載の発明は、請求項1記載の発明において、インダクタ導体パターン層を複

数層形成する工程を有した製造方法である。

【0032】上記製造方法により、良好なインダクタ層を形成することができる。本発明の請求項14記載の発明は、請求項1記載の発明において、インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部を有し、前記渦巻状導体部の前記線状導体は、導体幅に対する導体厚比を0.3を越えるようにした製造方法である。

【0033】上記製造方法により、渦巻状導体部の厚さが厚くなるので、インダクタ性能を良好にすることができる。

【0034】本発明の請求項15記載の発明は、請求項1記載の発明において、インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部を少なくとも2個有し、隣接する前記渦巻状導体部間線上に、非磁性材料を形成する工程を設けた製造方法である。

【0035】上記製造方法により、インダクタ性能を高性能にすることができる。本発明の請求項16記載の発明は、請求項1記載の発明において、インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部を少なくとも2個有し、隣接する前記渦巻状導体部間線上に、非磁性材料を形成するとともに、前記渦巻状導体部間線上の第1のセラミック基板に溝を形成し、前記溝にも前記非磁性材料を形成する工程を設けた製造方法である。

【0036】上記製造方法により、インダクタ性能を高性能にすることができる。本発明の請求項17記載の発明は、請求項1記載の発明において、インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部と、線状導体をリング状にしたリング状導体部とを有し、前記渦巻状導体部の外側に前記リング状導体部を形成する工程を設けた製造方法である。

【0037】上記製造方法により、渦巻状導体部によるインダクタンスに逆磁界が発生作用して、周波数特性が延び、高周波領域でも良好な減衰量を得ることができる。

【0038】本発明の請求項18記載の発明は、請求項1記載の発明において、インダクタ導体パターン層は、線状導体を渦巻状にした渦巻状導体部と、線状導体をリング状にしたリング状導体部とを有し、前記渦巻状導体部の外側に前記リング状導体部を形成するとともに、前記リング状導体部を磁性ペースト層中に形成する工程を設けた製造方法である。

【0039】上記製造方法により、リング状導体部を磁性ペースト層中に形成するので、より一層、渦巻状導体部によるインダクタンスに逆磁界が発生作用して、周波数特性が延び、高周波領域でも良好な減衰量を得ることができる。

【0040】本発明の請求項19記載の発明は、請求項17記載の発明において、リング状導体部をアース接続

する工程を設けた製造方法である。

【0041】上記製造方法により、高周波領域で良好な減衰量を得ることができる。本発明の請求項20記載の発明は、請求項17記載の発明において、渦巻状導体部とリング状導体部とを同時に同一平面上に形成する工程を設けた製造方法である。

【0042】上記製造方法により、製造工程を簡略化することができる。

(実施の形態1)以下に、本発明の一実施の形態における固体複合部品の製造方法について、図面を参照しながら説明する。

【0043】図1において、固体複合部品の構造図を示すと、(a)には第1のセラミック基板の断面図を示す。(b)には個片にした時の渦巻状導体パターンであるインダクタ電極平面図を示す。(c)には第2のセラミック基板の断面図を示す。(d)には第1、第2のセラミック基板を張り合わせた時の断面図を示す。(e)には分割したセラミック基板断面図を示す。

【0044】第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して、第1のセラミック基板1および第2のセラミック基板4を形成する。この第1のセラミック基板1上には、インダクタ導体パターン層として、インダクタ電極2を形成し、その上に、磁性ペースト層として、フェライト層3を形成して、インダクタ層を設ける。第2のセラミック基板4上には、コンデンサ導体パターン層として、コンデンサ下部電極5、コンデンサ上部電極7、および誘電体層6からなるコンデンサ層を設け、第1、第2のセラミック基板1、4の少なくとも一方にガラスペースト層として接着ガラス層8を塗布して、互いに張り合わせ、張合体を形成し、この張合体を焼成して、焼成体を形成し、この焼成体に外部電極を形成している。

【0045】また、インダクタ電極2は、線状導体を渦巻状にした渦巻状導体部により形成している。

【0046】以下に製造方法を説明する。セラミック基板1上に、凹版転写にて銀のペーストを使用してインダクタ電極2のパターンを形成し、パターン形成を行った基板をピーク温度850℃、10分保持で焼成を行い、インダクタ電極2を形成した。この時インダクタ電極2の線幅に対する膜厚の比は0.4とした。前記インダクタ電極2上にフェライトペーストでフェライト層3のパターンをスクリーン印刷で形成を行い、パターン形成を行った基板を930℃、2時間で焼成を行い、フェライト層3を形成した。次に、第1のセラミック基板1とほぼ同じ熱膨張係数を持つ第2のセラミック基板4上に、ホウ珪酸鉛からなるガラスフリットを添加したAgペーストでコンデンサ下部電極5のパターンをスクリーン印刷で形成し、コンデンサ下部電極5上に誘電体ペーストを使用して誘電体層6のパターンをスクリーン印刷し、誘電体層6上に下部電極に用いたAgペーストによりコ

ンデンサ上部電極7のパターンをスクリーン印刷で形成する。この基板をピーク温度900℃、10分キープで焼成を行いコンデンサを形成する。この時コンデンサ下部電極5、コンデンサ上部電極7のパターンは誘電体層6よりも小さくならないパターンにて形成し、膜厚は15μmとした。次に前記第1のセラミック基板1上のインダクタ電極2の形成した面にガラスペーストで接着ガラス層8のパターンをスクリーン印刷で形成し、500℃、30分で脱バインダを行った。そして接着ガラス層8を挟んで、第1のセラミック基板1、第2のセラミック基板4を張り合わせ、基板をピーク温度600℃、10分保持で焼成を行い、第1のセラミック基板1、第2のセラミック基板4を接着する。なお第2のセラミック基板4はコンデンサ形成面をガラス層側に向けている。焼成の終了した後、基板を個片に切断し、側面に外部電極（図示せず）を形成することで固体複合部品となり、第1、第2のセラミック基板1、4を用いることにより特性がよく、しかもこれらのセラミック基板1、4は熱膨張係数を合わせているため寸法精度がよく、かつ製造工程が短いものとなる。またインダクタ電極2の線幅に対する膜厚の比が0.3を超えて膜厚を厚くしたことで、インダクタの性能を良好なものとなる。また第2のセラミック基板4の誘電体層6を挟み込むコンデンサ導体を、少なくとも焼成後の膜厚を10μm以上とし、誘電体層6のパターンサイズよりも小さくならないサイズで形成し、ホウ珪酸鉛からなるガラスフリットを添加していることで、基板、ガラス層、電極自身の誘電体層6への影響を抑制出来ることとなる。また、前記第1のセラミック基板1と前記第2のセラミック基板4を接着するための接着ガラス層8は、接着前に脱バインダするため、ボイドが発生しづらい。以上のことより、信頼性が高い、固体複合部品の製造方法を提供できる。

【0047】（実施の形態2）以下に、本発明の電子部品の製造方法の一例の固体複合部品の製造方法について、図面を参照しながら説明する。

【0048】図2において固体複合部品の構造図を示すと、(a)にはフェライト基板の断面図を示す。(b)には個片にした時の渦巻状導体パターンであるインダクタ電極平面図を示す。(c)には個片にした時のフェライト層上のリング状電極平面図を示す。(d)にはフォルステライト基板の断面図を示す。(e)にはフェライト基板、フォルステライト基板を張り合わせた時の断面図を示す。(f)には分割した基板断面図を示す。まずフェライト基板11上にインダクタ電極12を形成し、その上にフェライト層13を形成し、その上にリング状電極14を形成する。フォルステライト基板15上にガラス層16、コンデンサ下部電極17、誘電体層18、コンデンサ上部電極19からなるコンデンサを形成し、フェライト基板11、フォルステライト基板15を接着ガラス層20を挟んで接着し、その後個片に切断してい

る。

【0049】以下に製造方法を説明する。フェライト基板11上に、凹版転写にて銀・パラジウムのペーストを使用してインダクタ電極12のパターンを形成し、パターン形成を行った基板をピーク温度850℃、10分保持で焼成を行い、インダクタ電極12を形成した。この時インダクタ電極12の線幅に対する膜厚の比は0.8とした。前記インダクタ電極12を形成した上にフェライトペーストを用いてフェライト層13のパターンをスクリーン印刷で形成し、950℃、3時間で焼成を行いフェライト層13を形成する。前記フェライト層13上に、銀・パラジウムのペーストを使用してスクリーン印刷でリング状電極14のパターンを形成し、パターン形成を行った基板をピーク温度850℃、10分保持で焼成を行い、リング状電極14を形成した。次に、前記フェライト基板11とはほぼ同じ熱膨張係数を持つフォルステライト基板15上に、ホウ珪酸チタンからなるガラスペーストを用いてガラス層16のパターンをスクリーン印刷で形成を行い、ピーク温度900℃、10分キープで焼成を行いガラス層16を形成する。そしてガラス層16上にホウ珪酸アルミニウムからなるガラスフリットを添加した銀・パラジウムペーストでコンデンサ下部電極17のパターンをスクリーン印刷で形成し、コンデンサ下部電極17上に誘電体ペーストを使用して誘電体層18のパターンをスクリーン印刷で形成を行い、誘電体層18上に下部電極に用いた銀・パラジウムペーストによりコンデンサ上部電極19のパターンをスクリーン印刷で形成する。この基板をピーク温度850℃、10分キープで焼成を行いコンデンサを形成する。この時コンデンサ下部電極17、コンデンサ上部電極19のパターンは誘電体層18よりも小さくならないパターンにて形成し、膜厚は20μmとした。次にフェライト基板11上のインダクタ電極12の形成した面と、フォルステライト基板15のコンデンサを形成した面にガラスペーストで接着ガラス層20のパターンをスクリーン印刷で形成し、500℃、30分で脱バインダを行った。そして接着ガラス層20を挟んでフェライト基板11、フォルステライト基板15を張り合わせ、基板をピーク温度700℃、10分保持で焼成を行い、フェライト基板11、フォルステライト基板15を接着する。焼成の終了した後、基板を個片に切断し、側面に外部電極（図示せず）を形成することで固体複合部品となり、基板11、15は熱膨張係数を合わせているため寸法精度がよいものとなる。またインダクタ電極12の線幅に対する膜厚の比が0.3を超えて膜厚を厚くし、パターン間に非磁性材料を形成し、インダクタ電極12上にリング状電極14を形成したことで、1つの部品中にインダクタ電極14を複数個形成してもインダクタの性能を良好なものとする事が出来る。またコンデンサの下にホウ珪酸チタンからなるガラス層16を形成し、誘電体層18を挟



み込むコンデンサ導体を、膜厚を $10\mu\text{m}$ 以上とし、誘電体層18のパターンサイズよりも小さくならないサイズで形成し、ホウ珪酸アルミニウムからなるガラスフリットを添加していることで、基板、ガラス層、電極自身の誘電体層18への影響を抑制出来ることとなる。また、前記フェライト基板11と前記フォスフェライト基板15を接着するためのガラス層16は、接着前に脱バインダするため、ボイドが発生しづらい。以上のことより、信頼性が高い、固体複合部品の製造方法を提供できる。

【0050】(実施の形態3)以下に、本発明の電子部品の製造方法の一例の固体複合部品の製造方法について、図面を参照しながら説明する。

【0051】図3において固体複合部品の構造図を示すと、(a)にはフェライト基板の断面図を示す。(b)には個片にした時の渦巻状導体パターンであるインダクタ電極平面図を示す。(c)には貫通孔を形成したフォスフェライト基板の平面図を示す。(d)にはフォスフェライト基板の断面図を示す。(e)にはフェライト基板、フォスフェライト基板を張り合わせた時の断面図を示す。(f)には分割した基板断面図を示す。まず、フェライト基板21上に非磁性ガラス層22とインダクタ電極23を形成し、これらの上にフェライト層24を形成する。フォスフェライト基板25に貫通孔26を形成した後、前記フォスフェライト基板25上にコンデンサ下部電極27、誘電体層28、コンデンサ上部電極29からなるコンデンサを形成し、フェライト基板21、フォスフェライト基板25を接着ガラス層30を挟んで接着し、個片に切断している。

【0052】以下に製造方法を説明する。フェライト基板21上に溝を形成、この溝にガラスペーストを用いて非磁性ガラス層22のパターンをスクリーン印刷で形成を行い、ピーク温度 $900^{\circ}\text{C}$ 、10分で焼成を行いガラス層22を形成する。そして凹版転写によって銀・パラジウムのペーストを使用してインダクタ電極23のパターンを形成し、パターン形成を行った基板をピーク温度 $850^{\circ}\text{C}$ 、10分保持で焼成を行い、インダクタ電極23を形成した。この時インダクタ電極23の線幅に対する膜厚の比は1.5とした。前記インダクタ電極23を形成した上にフェライトペーストを用いてフェライト層24のパターンをスクリーン印刷で形成し、 $950^{\circ}\text{C}$ 、3時間で焼成を行いフェライト層24を形成する。次に、前記フェライト基板21とはほぼ同じ熱膨張係数を持つ、貫通孔26を形成したフォスフェライト基板25上に、ホウ珪酸カルシウムからなるガラスフリットを添加した銀・白金ペーストでコンデンサ下部電極27のパターンをスクリーン印刷で形成し、コンデンサ下部電極27上に誘電体ペーストを使用して誘電体層28のパターンをスクリーン印刷で形成し、誘電体層28上にコンデンサ下部電極27で用いた銀・白金ペーストによりコン

デンサ上部電極29のパターンをスクリーン印刷で形成する。この基板をピーク温度 $900^{\circ}\text{C}$ 、10分キープで焼成を行いコンデンサを形成する。この時コンデンサ下部電極27、コンデンサ上部電極29のパターンは誘電体層28よりも小さくならないパターンにて形成し、膜厚は $13\mu\text{m}$ とした。次にフェライト基板21上のインダクタ電極23を形成した面と、フォスフェライト基板25のコンデンサを形成した面にガラスペーストで接着ガラス層30のパターンをスクリーン印刷で形成し、 $500^{\circ}\text{C}$ 、30分で脱バインダを行った。そして接着ガラス層30を挟んでフェライト基板21、フォスフェライト基板25を張り合わせ、基板をピーク温度 $680^{\circ}\text{C}$ 、10分保持で焼成を行い、フェライト基板1、フォスフェライト基板25を接着する。焼成の終了した後、基板を個片に切断し、側面に外部電極(図示せず)を形成することで固体複合部品となり、フェライト基板21とフォスフェライト基板25は熱膨張係数を合わせているため寸法精度がよいものとなる。またインダクタ電極23の線幅に対する膜厚の比が0.3を超えて膜厚を厚く

し、パターン間の溝に非磁性材料であるガラス層を形成したことで、1つの部品中にインダクタ電極23を複数個形成してもインダクタの性能を良好なものとして出来る。また誘電体層28を挟み込むコンデンサ導体を、膜厚を $10\mu\text{m}$ 以上とし、誘電体層28のパターンサイズよりも小さくならないサイズで形成し、ホウ珪酸カルシウムからなるガラスフリットを添加していることで、基板、ガラス層、電極自身の誘電体層28への影響を抑制出来ることとなる。また、前記フェライト基板21と前記フォスフェライト基板25を接着するための接着ガラス層30は、フォスフェライト基板25にあらかじめ貫通孔26を形成したことで、接着層の焼成時、発生するガスが貫通孔26へ抜けるため、細かいボイドも発生せず、より高い信頼性を得られるものとなる。以上のことより、信頼性が高い、固体複合部品の製造方法を提供できる。

【0053】(実施の形態4)以下に、本発明の電子部品の製造方法の一例の固体複合部品の製造方法について、図面を参照しながら説明する。

【0054】図4において固体複合部品の構造図を示すと、(a)にはフェライト基板の断面図を示す。(b)には個片にした時の渦巻状導体パターンであるインダクタ電極平面図を示す。(c)にはフォスフェライト基板の断面図を示す。(d)にはフェライト基板、フォスフェライト基板を張り合わせた時の断面図を示す。(e)には分割した基板断面図を示す。まず、フェライト基板31上にインダクタ電極32とリング状電極33、非磁性ガラス層34を形成し、これらの上にフェライト層35を形成する。フォスフェライト基板36上にガラス層37を形成し、前記ガラス層37上にコンデンサ下部電極38、誘電体層39、コンデンサ上部電極40からな

るコンデンサを形成し、フェライト基板31、フォルステライト基板36を接着ガラス層41を挟んで接着し、個片に切断している。

【0055】以下に製造方法を説明する。フェライト基板31上に凹版転写によって銀のペーストを使用してインダクタ電極32とリング状電極33のパターンを形成し、パターン形成を行った基板をピーク温度900℃、10分保持で焼成を行い、インダクタ電極32とリング状電極33を形成した。この時インダクタ電極32の線幅に対する膜厚の比は1.5とした。また、前記リング状電極33はビアにより接続されている(図示せず)。前記電極を形成した基板上にガラスペーストを用いて非磁性ガラス層34のパターンをスクリーン印刷で形成を行い、ピーク温度900℃、10分で焼成を行いガラス層34を形成する。前記インダクタ電極32を形成した上にフェライトペーストを用いてフェライト層35のパターンをスクリーン印刷で形成し、970℃、3時間で焼成を行いフェライト層35を形成する。次に、前記フェライト基板31とほぼ同じ熱膨脹係数を持つフォルステライト基板36上に、ホウ珪酸ガラスのペーストを用いてガラス層37のパターンをスクリーン印刷で形成を行い、ピーク温度900℃、10分キープで焼成を行いガラス層37を形成する。そしてガラス層37上にホウ珪酸チタンからなるガラスフリットを添加した銀・白金ペーストでコンデンサ下部電極38のパターンをスクリーン印刷で形成し、コンデンサ下部電極38上に誘電体ペーストを使用して誘電体層39のパターンをスクリーン印刷で形成し、誘電体層39上にコンデンサ下部電極38で用いた銀・白金ペーストによりコンデンサ上部電極40のパターンをスクリーン印刷で形成する。この基板をピーク温度900℃、10分キープで焼成を行いコンデンサを形成する。この時コンデンサ下部電極38、コンデンサ上部電極40のパターンは誘電体層39よりも小さくならないパターンにて形成し、膜厚は13μmとした。次にフェライト基板31上のインダクタ電極32を形成した面と、フォルステライト基板36のコンデンサを形成した面にガラスペーストで接着ガラス層41のパターンをスクリーン印刷で形成し、500℃、30分で脱バインダを行った。そして接着ガラス層41を挟んでフェライト基板31、フォルステライト基板36を張り合わせ、基板をピーク温度730℃、10分保持で焼成を行い、フェライト基板31、フォルステライト基板36を接着する。焼成の終了した後、基板を個片に切断し、側面に外部電極(図示せず)を形成することで固体複合部品となる。

【0056】なお、基板31、36は熱膨脹係数を合わせているため寸法精度がよいものとなる。またインダクタ電極32の線幅に対する膜厚の比が0.3を超えて膜厚を厚くし、パターン間に非磁性材料であるガラス層を形成し、インダクタ電極32周辺にリング状電極33を

形成したことで、1つの部品中にインダクタ電極32を複数個形成してもインダクタの性能を良好なものとして出来る。またコンデンサの下にホウ珪酸ガラス層37を形成し、誘電体層39を挟み込むコンデンサ導体を、膜厚を10μm以上とし、誘電体層39のパターンサイズよりも小さくならないサイズで形成し、ホウ珪酸チタンからなるガラスフリットを添加していることで、基板、ガラス層、電極自身の誘電体層39への影響を抑制出来ることとなる。以上のことより、信頼性が高い、固体複合部品の製造方法を提供できる。

【0057】なお、以上の説明では4つの実施の形態の例で説明したが、その他熱膨脹係数をほぼ同じくする電極配線を必要とするような配線基板においても同様に実施可能である。さらに、上記実施形態では、渦巻状導体パターンは単層のもので行っているが、複数層に形成しても同様の固体複合部品が得られるものである。また渦巻状導体パターンは、インダクタ電極として使用できる構成の配線電極パターンであるならば、同様に実施可能である。

【0058】また第1、第2のセラミック基板を接着層により接合した後少なくとも一方を研削し基板厚みを薄くしても同様の固体複合部品が得られるものである。コンデンサ導体を使用するガラスフリットに4種類のもので説明しているが、ホウ珪酸、ホウ珪酸鉛、ホウ珪酸カルシウム、ホウ珪酸アルミニウム、ホウ珪酸チタンのいずれか、もしくは混合物、もしくは化合物からなるガラスフリットであるならば同様の効果が得られるものである。またコンデンサの下に形成するガラス層は2種類のもので説明しているが、ホウ珪酸、ホウ珪酸鉛、ホウ珪酸カルシウム、ホウ珪酸アルミニウム、ホウ珪酸チタンのいずれか、もしくは混合物、もしくは化合物からなるガラスフリットであるならば同様の効果が得られるものである。

【0059】

【発明の効果】以上のように本発明によれば、インダクタ層およびコンデンサ層はセラミック基板上に形成するので、特性向上を図ることができる。

【0060】さらに、第1のセラミック基板および第2のセラミック基板は、未焼成のセラミック基板である第1の未焼成セラミック基板および第2の未焼成セラミック基板を焼成して形成しているので、張合体を焼成して焼成体を形成する際に、第1のセラミック基板および第2のセラミック基板が、全体的に熱収縮することがない。これにより、第1、第2のセラミック基板上に形成したインダクタ層およびコンデンサ層が、第1、第2のセラミック基板の収縮に合わせて、収縮してしまうことなく、寸法精度を向上させることができるとともに、後工程等において、寸法を調整する必要もなく、製造工程を簡略化することもできる。

【0061】この結果、特性向上および寸法精度の向上

を図った固体複合部品の製造方法を提供することができるものである。

【図面の簡単な説明】

【図1】(a)は本発明の一実施の形態の固体複合部品の製造方法における第1のセラミック基板の構造を示す断面図

(b)は同第1のセラミック基板上の個片にした時のインダクタ電極パターンの平面図

(c)は同第2のセラミック基板の構造を示す断面図

(d)は同第1のセラミック基板と第2のセラミック基  
10 板を接着層を介して一体化したときの断面図

(e)は同固体複合部品を切断した時の断面図

【図2】(a)は本発明の他の実施の形態の固体複合部品の製造方法におけるフェライト基板の構造を示す断面図

(b)は同フェライト基板上の個片にした時のインダクタ電極パターンの平面図

(c)は同フェライト基板のフェライト層状のリング状電極パターンの平面図

(d)は同フォルステライト基板の構造を示す断面図

(e)は同フェライト基板とフォルステライト基板を接着層を介して一体化したときの断面図

(f)は同固体複合部品を切断した時の断面図

【図3】(a)は本発明のさらに他の実施の形態の固体複合部品の製造方法におけるフェライト基板の構造を示す断面図

(b)は同フェライト基板上の個片にした時のインダクタ電極パターンの平面図

(c)は同貫通孔を形成したフォルステライト基板の平面図

(d)は同フォルステライト基板の構造を示す断面図

(e)は同フェライト基板とフォルステライト基板を接着層を介して一体化したときの断面図

(f)は同固体複合部品を切断した時の断面図

【図4】(a)は本発明の一実施の形態の固体複合部品の製造方法におけるフェライト基板の構造を示す断面図

(b)は同フェライト基板上の個片にした時のインダクタ電極パターンの平面図

(c)は同フォルステライト基板の構造を示す断面図

(d)は同フェライト基板とフォルステライト基板を接  
40 着層を介して一体化したときの断面図

(e)は同固体複合部品を切断した時の断面図

【符号の説明】

1 第1のセラミック基板

2 インダクタ電極

3 フェライト層

4 第2のセラミック基板

5 コンデンサ下部電極

6 誘電体層

7 コンデンサ上部電極

8 接着ガラス層

11 フェライト基板

12 インダクタ電極

13 フェライト層

14 リング状電極

15 フォルステライト基板

16 ガラス層

17 コンデンサ下部電極

18 誘電体層

19 コンデンサ上部電極

20 接着ガラス層

21 フェライト基板

22 非磁性ガラス層

23 インダクタ電極

24 フェライト層

25 フォルステライト基板

26 貫通孔

27 コンデンサ下部電極

28 誘電体層

29 コンデンサ上部電極

30 接着ガラス層

31 フェライト基板

32 インダクタ電極

33 リング状電極

34 非磁性ガラス層

35 フェライト層

36 フォルステライト基板

37 ガラス層

38 コンデンサ下部電極

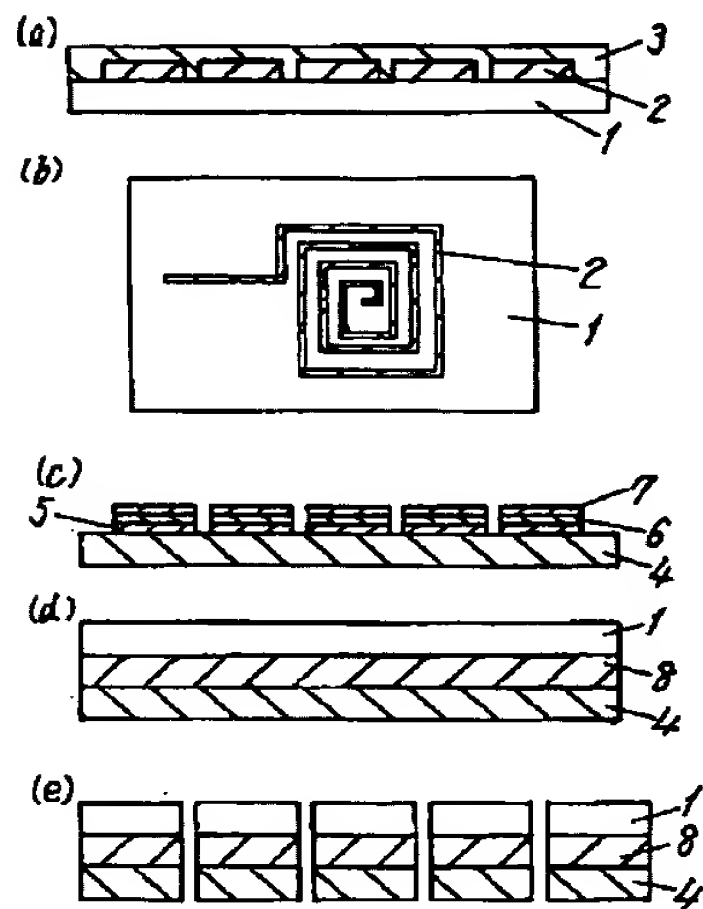
39 誘電体層

40 コンデンサ上部電極

41 接着ガラス層

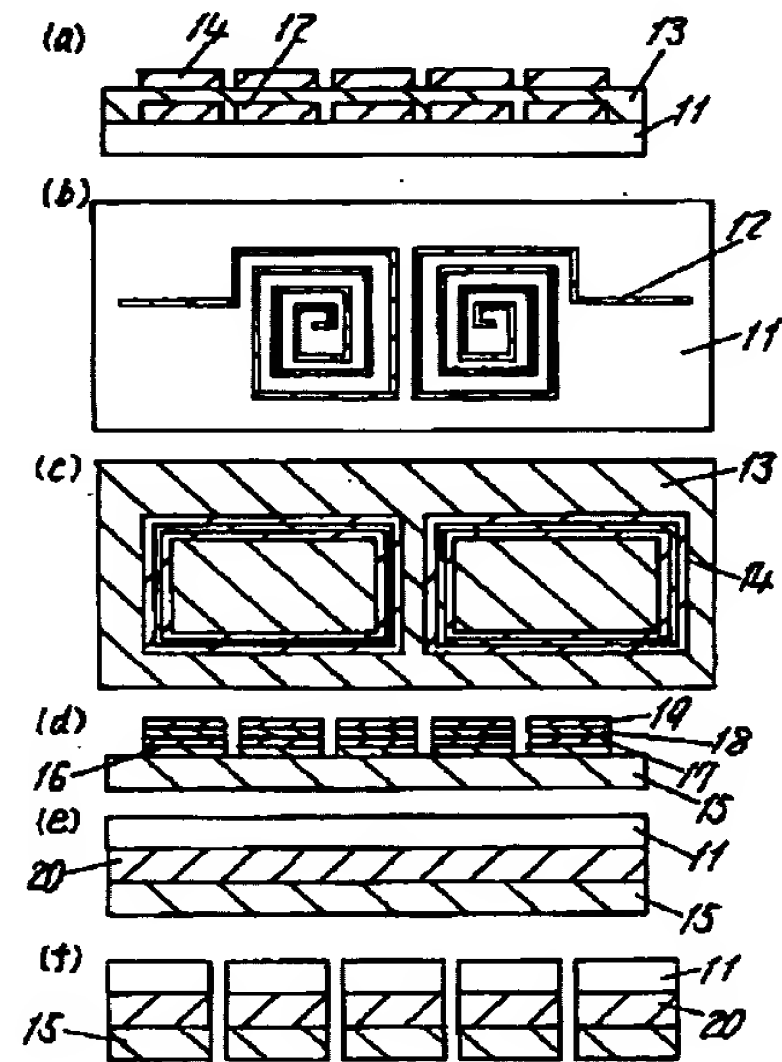
【図1】

- 1 第1のセラミック基板    5 コンデンサ下部電極  
 2 インタクタ電極    6 誘電体層  
 3 フェライト層    7 コンデンサ上部電極  
 4 第2のセラミック基板    8 接着ガラス層



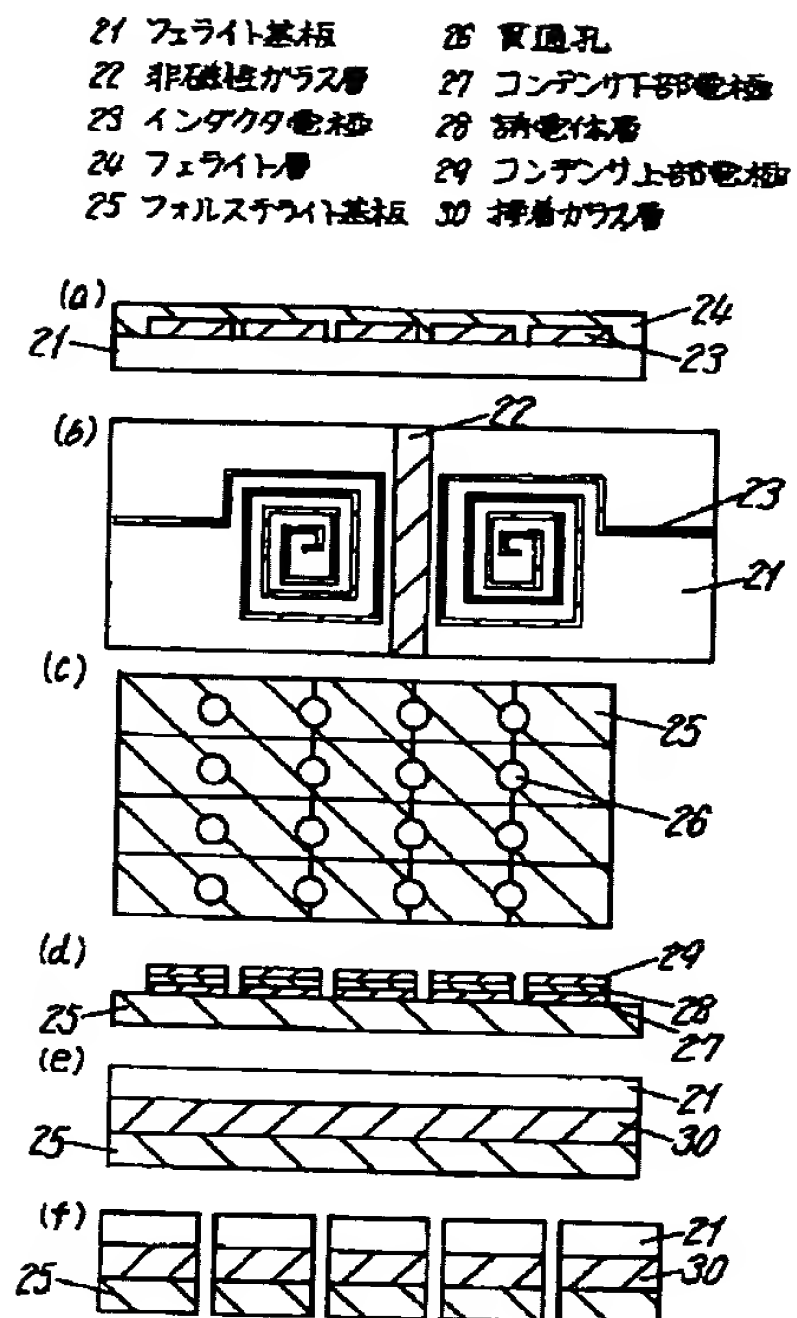
【図2】

- 11 フェライト基板    16 ガラス層  
 12 インタクタ電極    17 コンデンサ下部電極  
 13 フェライト層    18 誘電体層  
 14 リング状電極    19 コンデンサ上部電極  
 15 フォルスタイト基板    20 接着ガラス層

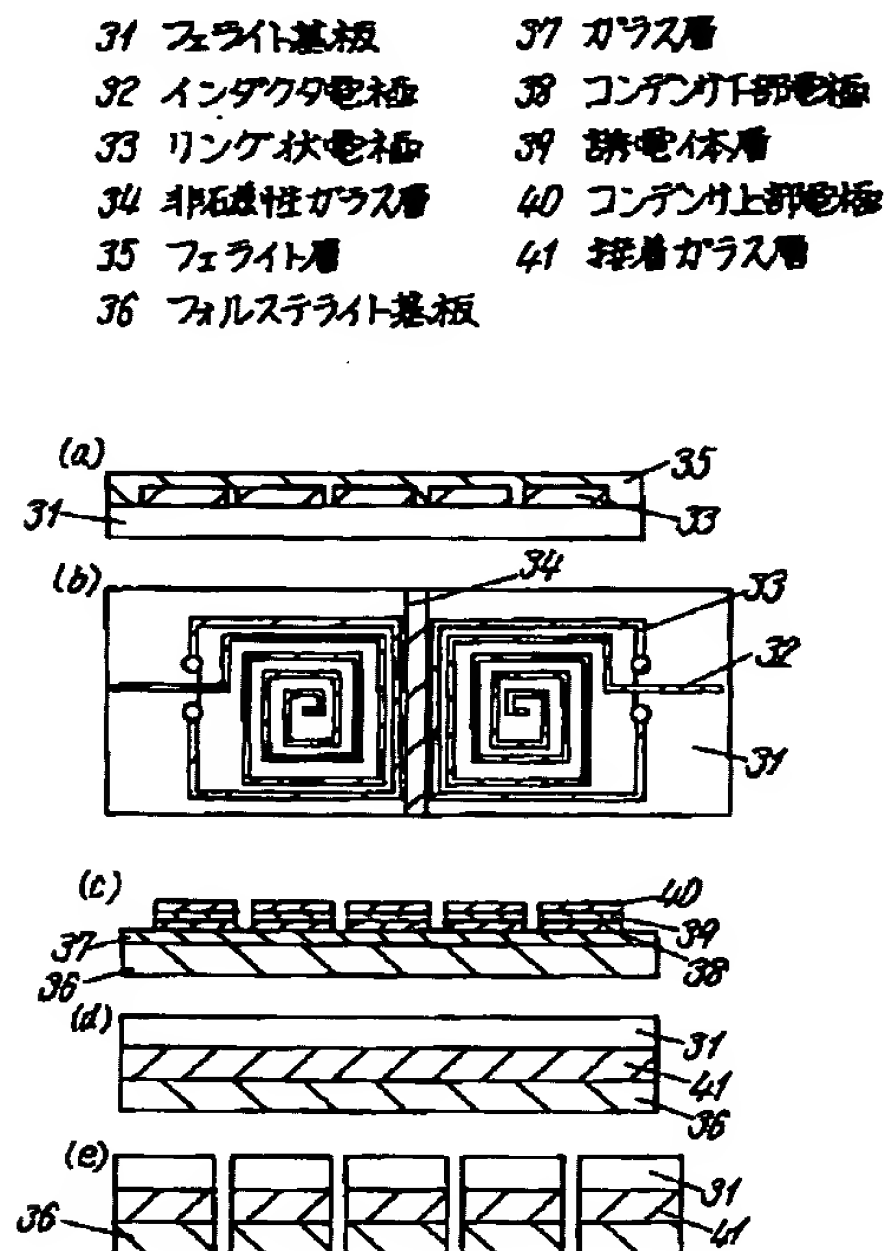




【図3】



【図4】



フロントページの続き

(72)発明者 葉山 雅昭  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内  
 (72)発明者 橋本 晃  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内  
 (72)発明者 三浦 和裕  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

(72)発明者 山田 輝光  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

F ターム(参考) SE062 DD01 DD04  
 SE070 AA05 AB02 BA11 CA16 CB03  
 CB08 CB12 CB13 CB17 CC01  
 DA15 EA01 EB01 EB03  
 SE082 AB03 BC40 DD08 DD09 EE04  
 EE23 EE35 FG04 FG46 FG54  
 GG10 GG11 GG28 HH26 HH43  
 JJ03 JJ12 JJ15 JJ23 KK01  
 LL01 LL02 LL03 LL35 MM24